

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-342147
(P2005-342147A)

(43) 公開日 平成17年12月15日(2005.12.15)

(51) Int.Cl.⁷**A61B 1/04**
G02B 23/24
G06T 1/00

F 1

A 61 B 1/04 370
G 02 B 23/24 B
G 06 T 1/00 430 B
G 06 T 1/00 430 C

テーマコード (参考)

2 H 04 O

4 C 06 I

5 B 04 7

審査請求 未請求 請求項の数 4 O L (全 13 頁)

(21) 出願番号

特願2004-164236 (P2004-164236)

(22) 出願日

平成16年6月2日 (2004.6.2)

(71) 出願人 000000376

オリンパス株式会社

東京都渋谷区幡ヶ谷2丁目43番2号

(74) 代理人 100074099

弁理士 大菅 義之

(72) 発明者 柳沢 聰志

東京都渋谷区幡ヶ谷2丁目43番2号 オ
リンパス株式会社内F ターム (参考) 2H040 AA01 FA13 GA00 GA02
4C061 CC06 JJ11 LL01 TT03 YY12
YY18
5B047 AA17 AB02 AB04 BA03 BB04
CA02 CB02 CB03 CB15 CB25
DC13 EB11

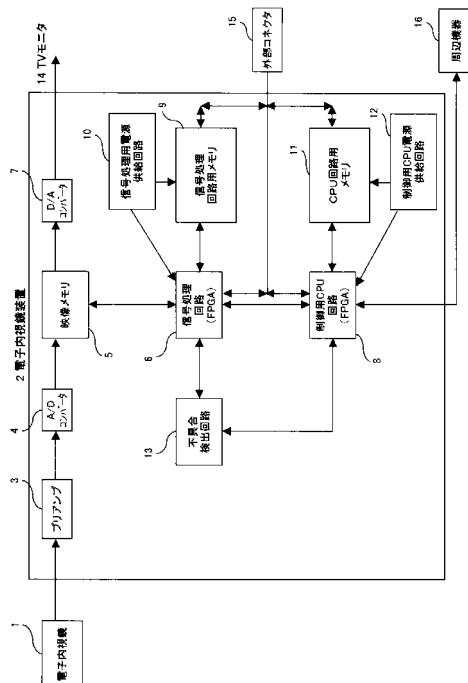
(54) 【発明の名称】電子内視鏡装置

(57) 【要約】

【課題】 電子内視鏡装置を制御するための回路に不具合が発生した場合であっても、その制御機能を保持することを可能とする電子内視鏡装置を提供する。

【解決手段】 本発明に係る電子内視鏡装置は、画像データに対して所定のデジタル処理を行なうための信号処理回路6と、電子内視鏡装置2や信号処理回路6等を制御する制御用CPU回路8と、回路データやプログラム等を格納する信号処理用メモリ9及びCPU回路用メモリ11と、互いに独立した電源回路である信号処理用電源供給回路10及び制御用CPU電源供給回路12と、制御用CPU回路8の不具合を検出する不具合検出回路13とを少なくとも備えている。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

撮像手段を備える電子内視鏡で撮像した画像信号に対して信号処理を行なう電子内視鏡装置であつて、

プログラミング可能な論理素子によって、前記画像信号の信号処理を行なう回路を構成するための第1の回路情報と、前記電子内視鏡装置を制御する回路を構成するための第2の回路情報と、を記憶する記憶手段と、

プログラミング可能な論理素子によって構成され、前記記憶手段に記憶された前記第1の回路情報に基づいて、前記画像信号の信号処理を行なう回路を構成する第1の処理手段と、

プログラミング可能な論理素子によって構成され、前記記憶手段に記憶された前記第2の回路情報に基づいて、前記電子内視鏡装置を制御する回路を構成する第2の処理手段と、

該第2の処理手段の不具合を検出する不具合検出手段と、

を少なくとも備え、

前記第1の処理手段は、前記不具合検出手段により前記第2の処理手段の不具合を検出した状態において、前記記憶手段に記憶された前記第1の回路情報と前記第2の回路情報とに基づいて、前記画像信号の信号処理を行なう回路と、前記電子内視鏡装置を制御する回路と、を構成することを特徴とする電子内視鏡装置。

【請求項 2】

前記記憶手段には、前記第1の処理手段の信号経路と前記第2の処理手段の信号経路とを決定する回路を構成するための第3の回路情報を複数記憶し、

プログラミング可能な論理素子によって構成され、前記記憶手段に記憶された一の前記第3の回路情報に基づいて、前記第1の処理手段の信号経路と前記第2の処理手段の信号経路とを決定する回路を構成する第3の処理手段を更に備え、

前記不具合検出手段により前記第2の処理手段の不具合を検出した状態において、前記記憶手段に記憶された他の前記第3の回路情報に基づいて、前記第1の処理手段の信号経路と前記第2の処理手段の信号経路とを決定する回路を構成することを特徴とする請求項1に記載の電子内視鏡装置。

【請求項 3】

前記記憶手段は、互いに独立した、前記第1の回路情報を記憶するための第1の記憶手段と、前記第2の回路情報を記憶するための第2の記憶手段と、で構成され、

前記第1の処理手段及び前記第1の記憶手段と、前記第2の処理手段及び前記第2の記憶手段と、に互いに独立して電力を供給する電力供給手段を備えることを特徴とする請求項1または2に記載の電子内視鏡装置。

【請求項 4】

撮像手段を備える電子内視鏡で撮像した画像信号に対して信号処理を行なう電子内視鏡装置であつて、

プログラミング可能な論理素子によって、前記電子内視鏡装置を制御する回路を構成するための回路情報を複数記憶し、該複数の回路情報のそれぞれに応じたプログラムを記憶する記憶手段と、

前記記憶手段に記憶された、複数の前記回路情報及び前記プログラムから、所望の回路情報及びプログラムを選択する選択手段と、

プログラミング可能な論理素子によって構成され、前記選択手段によって選択された前記回路情報に基づいて、前記電子内視鏡装置を制御する回路を構成する処理手段と、

を少なくとも備えることを特徴とする電子内視鏡装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、電子内視鏡で撮像される画像を表示する機能を備えた電子内視鏡装置に関する

10

20

30

40

50

る。

【背景技術】

【0002】

近年では、医療用、工業用を問わず肉眼では直接観察できない部位を観察するために、電子内視鏡装置が広く用いられている。

一般的に、電子内視鏡装置は、電子内視鏡の先端部に備わる撮像手段によって撮像した画像を、画像処理手段によってA/D変換（デジタル化）し、その後必要に応じたデジタル処理し、更にD/A変換してモニタ等の表示手段に表示している。また、上述の表示処理と同時に、電子内視鏡装置に接続される外部記録装置等に画像データを記録してデータベース化する場合もある。

10

【特許文献1】特開平05-277065号公報

【特許文献2】特開平08-122660号公報

【特許文献3】特開平10-027009号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

上述のように、電子内視鏡装置は、電子内視鏡の先端部に備わる撮像手段、例えばCCD（Charge Coupled Devices）で撮像された画像（アナログ信号）をデジタル化すると同時に、様々なデジタル処理を行なうための画像処理回路を備え、さらに、電子内視鏡装置及びその周辺機器を制御するためのCPU（Central Processing Unit）を備えている。

20

【0004】

これら画像処理回路やCPUは、それぞれひとつのICチップで構成されているため、例えば、電子内視鏡装置のCPUに何らかの不具合が発生すると、CCDからの画像が出画しない、周辺機器の制御が不能となる等、電子内視鏡装置が正常に動作しなくなる可能性があり、こうした場合の対処が問題となる。

【0005】

特許文献1には、撮像手段であるCCDのタイプに応じて画像処理回路を動的に構成する電子内視鏡装置について開示されている。また、特許文献2には、外部周辺装置に異常が生じた場合でも内視鏡画像を観察できる状態に設定できる電子内視鏡装置について開示されている。そして、特許文献3には、複数のマイクロコンピュータのうちの1つが暴走した時に、自動的に暴走を検出して解消する制御装置の暴走対策装置について開示されている。

30

【0006】

上述のように、従来は、映像処理回路等にプログラミング可能な論理素子（以下、プログラマブル素子という）を使用して、映像処理を行ない、CPUに何らかの不具合が発生した場合には、例えばWDT（Watch Dog Timer）などによって検出し、CPUに割り込みをかけて再起動させている。また、特許文献3のように、複数のCPUを備え、互いに監視することによって、一のCPUが不具合を検出した場合には、不具合の発生したCPUを初期化させている場合もある。

40

【0007】

しかし、例えば、何らかの原因でCPUに電源が供給されなくなった場合には、CPUの初期化自体が不可能となるので、CPUに生じた不具合は解消できることとなる。CPUを複数備えることによる解決策もあるが、回路構成が複雑となり、装置の大型化にもつながるという欠点がある。

【0008】

本発明は、上述した問題に鑑みてなされたものであり、その解決しようとする課題は、電子内視鏡装置を制御するための回路に不具合が発生した場合であっても、その制御機能を保持することを可能とする電子内視鏡装置を提供することである。

【課題を解決するための手段】

50

【 0 0 0 9 】

請求項 1 に記載の発明は、撮像手段を備える電子内視鏡で撮像した画像信号に対して信号処理を行なう電子内視鏡装置であって、プログラミング可能な論理素子によって、前記画像信号の信号処理を行なう回路を構成するための第 1 の回路情報と、前記電子内視鏡装置を制御する回路を構成するための第 2 の回路情報と、を記憶する記憶手段と、プログラミング可能な論理素子によって構成され、前記記憶手段に記憶された前記第 1 の回路情報に基づいて、前記画像信号の信号処理を行なう回路を構成する第 1 の処理手段と、プログラミング可能な論理素子によって構成され、前記記憶手段に記憶された前記第 2 の回路情報に基づいて、前記電子内視鏡装置を制御する回路を構成する第 2 の処理手段と、該第 2 の処理手段の不具合を検出する不具合検出手段と、を少なくとも備え、前記第 1 の処理手段は、前記不具合検出手段により前記第 2 の処理手段の不具合を検出した状態において、前記記憶手段に記憶された前記第 1 の回路情報と前記第 2 の回路情報とに基づいて、前記画像信号の信号処理を行なう回路と、前記電子内視鏡装置を制御する回路と、を構成することを特徴とする電子内視鏡装置である。

【 0 0 1 0 】

請求項 1 に記載の発明によると、前記第 2 の処理手段に不具合が発生すると、前記不具合検出手段によって検出される。不具合が検出されると前記第 1 の処理手段は、前記記憶手段に記憶されている前記第 1 の回路情報と前記第 2 の回路情報とに基づいて、前記画像信号の信号処理を行なう回路と前記電子内視鏡装置を制御する回路とを構成するので、電子内視鏡装置を制御するための回路に不具合が発生した場合であっても、その制御機能を速やかに回復させて保持することが可能となる効果を奏する。

【 0 0 1 1 】

請求項 2 に記載の発明は、前記記憶手段には、前記第 1 の処理手段の信号経路と前記第 2 の処理手段の信号経路とを決定する回路を構成するための第 3 の回路情報を複数記憶し、プログラミング可能な論理素子によって構成され、前記記憶手段に記憶された一の前記第 3 の回路情報に基づいて、前記第 1 の処理手段の信号経路と前記第 2 の処理手段の信号経路とを決定する回路を構成する第 3 の処理手段を更に備え、前記不具合検出手段により前記第 2 の処理手段の不具合を検出した状態において、前記記憶手段に記憶された他の前記第 3 の回路情報に基づいて、前記第 1 の処理手段の信号経路と前記第 2 の処理手段の信号経路とを決定する回路を構成することを特徴とする請求項 1 に記載の電子内視鏡装置である。

【 0 0 1 2 】

請求項 2 に記載の発明によると、前記第 2 の処理手段に不具合が発生すると、前記不具合検出手段によって検出される。不具合が検出されると、前記第 3 の処理手段は、前記記憶手段に記憶されている前記第 3 の回路情報に基づいて、前記第 1 の処理手段の信号経路と前記第 2 の処理手段の信号経路とを決定する回路を構成するので、任意の信号経路を容易に切替えることが可能となり、不具合発生前に使用していた信号経路を容易に確保することが可能となる効果を奏する。

【 0 0 1 3 】

請求項 3 に記載の発明は、前記記憶手段は、互いに独立した、前記第 1 の回路情報を記憶するための第 1 の記憶手段と、前記第 2 の回路情報を記憶するための第 2 の記憶手段と、で構成され、前記第 1 の処理手段及び前記第 1 の記憶手段と、前記第 2 の処理手段及び前記第 2 の記憶手段と、に互いに独立して電力を供給する電力供給手段を備えることを特徴とする請求項 1 または 2 に記載の電子内視鏡装置である。

【 0 0 1 4 】

請求項 3 に記載の発明によると、前記第 2 の処理手段に不具合が発生して電力の供給が不能となった場合であっても、前記第 1 の処理手段及び前記第 1 の記憶手段と、前記第 2 の処理手段及び前記第 2 の記憶手段と、が互いに独立して電力供給されるので、前記第 2 の処理手段における不具合に關係なく前記第 1 の処理手段が機能する効果を奏する。

【 0 0 1 5 】

10

20

30

40

50

請求項 4 に記載の発明は、撮像手段を備える電子内視鏡で撮像した画像信号に対して信号処理を行なう電子内視鏡装置であって、プログラミング可能な論理素子によって、前記電子内視鏡装置を制御する回路を構成するための回路情報を複数記憶し、該複数の回路情報のそれぞれに応じたプログラムを記憶する記憶手段と、前記記憶手段に記憶された、複数の前記回路情報及び前記プログラムから、所望の回路情報及びプログラムを選択する選択手段と、プログラミング可能な論理素子によって構成され、前記選択手段によって選択された前記回路情報に基づいて、前記電子内視鏡装置を制御する回路を構成する処理手段と、を少なくとも備えることを特徴とする電子内視鏡装置である。

【 0 0 1 6 】

請求項 4 に記載の発明によると、選択手段によって、前記記憶手段に記憶されている複数の前記回路情報や前記プログラムから、所望の回路情報及びプログラムを選択して処理手段を実現できるので、要求される機能や負荷などに応じて前記電子内視鏡装置の機能を容易に変更することが可能となる効果を奏する。

【 発明の効果 】

【 0 0 1 7 】

以上のように、本発明によると、電子内視鏡装置を制御するための回路に不具合が発生した場合であっても、その制御機能を保持することを可能とする電子内視鏡装置を提供することが可能となる。

【 発明を実施するための最良の形態 】

【 0 0 1 8 】

以下、本発明の実施形態について図 1 から図 3 に基づいて説明する。

図 1 は、本発明の第一の実施例に係る構成例を示している。

同図に示す本実施例に係る構成は、主として、図示しない撮像素子（例えば、CCD）を備える電子内視鏡 1 と、電子内視鏡装置 2 とから構成されている。

【 0 0 1 9 】

電子内視鏡装置 2 は、電子内視鏡 1 が備える撮像素子によって撮像した画像の信号を増幅するためのプリアンプ 3 と、プリアンプ 3 から出力されたアナログ信号をデジタル信号に変換する A / D コンバータ 4 と、A / D コンバータ 4 から出力された画像データ（画像信号）を一時的に記憶するための映像メモリ 5 と、映像メモリ 5 に記憶されている画像データに対して所定のデジタル処理を行なうための信号処理回路 6 と、映像メモリ 5 に記憶されている画像データを読み出して D / A 変換するための D / A コンバータ 7 と、電子内視鏡装置 2 を構成する各要素や周辺機器 9、信号処理回路 6 等を制御するための制御用 CPU 回路 8 と、を少なくとも備えている。

【 0 0 2 0 】

さらに、本実施例に係る電子内視鏡装置 2 には、信号処理回路 6 の回路データやプログラム等を格納するための信号処理回路用メモリ 9 と、信号処理回路 6 と信号処理回路用メモリ 9 とに電力を供給するための信号処理用電源供給回路 10 と、制御用 CPU 回路 8 の回路データやプログラム等を格納するための CPU 回路用メモリ 11 と、制御用 CPU 回路 8 と CPU 回路用メモリ 11 とに電力を供給するための制御用 CPU 電源供給回路 12 と、制御用 CPU 回路 8 の不具合を検出する不具合検出回路 13 とを備えている。

【 0 0 2 1 】

本実施例において、映像メモリ 5 には、例えば揮発性メモリの RAM を使用し、信号処理回路用メモリ 9 及び CPU 回路用メモリ 11 には、例えば不揮発性メモリの EEPROM を使用している。

また、電子内視鏡装置 2 には、電子内視鏡 1 の撮像素子によって得た画像を表示するための TV モニタ 14 と、他の情報処理装置（例えば、パーソナルコンピュータ等）やネットワークに接続し、信号処理回路 6 や制御用 CPU 回路 8 の回路データや OS 等のプログラムを信号処理回路用メモリ 9 や CPU 回路用メモリ 11 に書き込むための外部コネクタ 15 と、電子内視鏡 1 の撮像素子によって得た画像データを記録するための外部記録装置等の周辺機器 16 とが接続されている。

10

20

30

40

50

【0022】

電子内視鏡1に備わる撮像素子（例えば、CCD）によって得た画像は、電子内視鏡装置2内のプリアンプ3に出力される。撮像素子からの出力信号は、プリアンプ3で所定のレベルまで増幅され、A/Dコンバータ4でアナログ信号からデジタル信号に変換される。A/Dコンバータ4によってデジタル化された画像データ（画像信号）は、一時的に映像メモリ5に記憶され、信号処理回路6によって所定のデジタル処理が施される。

【0023】

信号処理回路6は、映像メモリ5に記憶されている画像データに対してデジタル処理を施すために、例えば、ホワイトバランス処理を行なう回路、補正処理を行なう回路、エンハンス処理を行なうための回路等で構成されている。10

すなわち、信号処理回路6は、映像メモリ5に記憶された画像データを所定のアドレスから順次読出して、読み出した画像データに対して、各RGBの画像信号のレベルが等しくなるようにゲインを調整（ホワイトバランスを調整）し、TVモニタ14に表示した場合に正確な階調特性となるように階調を変換（補正）し、さらに、垂直成分、水平成分の強調処理（エンハンス処理）を行なう。

【0024】

映像メモリ5に記憶されている画像データに対して、所定のデジタル処理が施されると、画像データは、D/Aコンバータ8に出力されてアナログ信号に変換され、TVモニタ14に出力される。操作者は、電子内視鏡1の撮像素子によって得た画像をTVモニタ14を介して観測することが可能となる。20

【0025】

ここで、同図に示した信号処理回路6と制御用CPU回路8は、プログラマブル素子によって構成されている。プログラマブル素子は、例えばFPGA(Field Programmable Gate Array)やPLD(Programmable Logic Device)やCPLD(Complex PLD)、ダイナミック・リコンフィグ・プロセッサなどのプログラミング可能な論理素子を使用している。

【0026】

また、信号処理回路6と制御用CPU回路8とは、プログラマブル素子によって構成される独立したIC回路となっているので、信号処理回路6と制御用CPU回路8とを1つのIC回路で構成した場合のように、一の回路に何らかの不具合が生じた時に他の回路にもその不具合の影響が及ぶリスクを分散している。30

【0027】

本実施例では、さらに、信号処理回路6及び信号処理回路用メモリ9に供給する電源回路（信号処理用電源供給回路10）と、制御用CPU回路8及びCPU回路用メモリ11とに供給する電源回路（制御用CPU電源供給回路12）とは独立した電源回路となっている。

【0028】

信号処理回路用メモリ9には、信号処理回路6を構成するための回路データと、信号処理回路6を動作させるためのプログラムと、信号処理回路6及び制御用CPU回路8を構成するための回路データと、信号処理回路6及び制御用CPU回路8を動作させるためのプログラムとが格納されている。40

【0029】

電子内視鏡装置2が図示しないスイッチによって電源投入されると、信号処理用電源供給回路10から信号処理回路6に、電源が入力される。電源が入力されると、信号処理回路6は、信号処理回路用メモリ9の所定のアドレスから信号処理回路6を構成するための回路データを読み込むことによって回路が構成される。

【0030】

回路が構成されると、信号処理回路6は、信号処理回路用メモリ9の所定のアドレスからプログラムを読み出し、そのプログラムに従って映像メモリ5に記憶されている画像データに対して所定のデジタル処理を行なうこととなる。50

また、不具合検出回路 13 からの指示があった場合、例えば不具合検出回路 13 からの割り込み信号が信号処理回路 6 に入力された場合には、信号処理回路 6 は、信号処理回路用メモリ 9 の所定のアドレスから信号処理回路 6 及び制御用 C P U 回路 8 を構成するための回路データを読み込むことによって回路が構成される。

【 0 0 3 1 】

回路が構成されると、信号処理回路 6 は、信号処理回路用メモリ 9 の所定のアドレスからプログラムを読み出し、そのプログラムに従って、映像メモリ 5 に記憶されている画像データに対する所定のデジタル処理と電子内視鏡装置 2 を構成する各要素や周辺機器 9、信号処理回路 6 等の制御とを行なう。

【 0 0 3 2 】

同様に、電子内視鏡装置 2 が図示しないスイッチによって電源投入されると、制御用 C P U 電源供給回路 12 から制御用 C P U 回路 8 に、電源が入力される。電源が入力されると、制御用 C P U 回路 8 は、C P U 回路用メモリ 11 の所定のアドレスから制御用 C P U 回路 8 を構成するための回路データを読み込むことによって回路が構成される。

【 0 0 3 3 】

回路が構成されると、制御用 C P U 回路 8 は、C P U 回路用メモリ 11 の所定のアドレスからプログラムを読み出し、そのプログラムに従って電子内視鏡装置 2 を構成する各要素や周辺機器 9、信号処理回路 6 等の制御を行なう。

不具合検出回路 13 は、例えばサーミスタを使用して制御用 C P U 回路 8 またはその近傍の温度の監視を行なう温度センサや、一般的な W D T 、電源監視回路などのいずれか 1 つまたは複数用いて構成することができる。

【 0 0 3 4 】

すなわち、不具合検出回路 13 に温度センサを使用する場合には、制御用 C P U 回路 8 またはその近傍の温度が高温になることによって制御用 C P U 回路 8 が誤作動を起こすと思われる温度を検出すると、信号処理回路 6 に割り込み処理を行なうようにすればよい。

この場合、制御用 C P U 回路 8 として使用する I C の規格等に基づいて制御用 C P U 回路 8 が誤作動を起こすと思われる温度を決定すればよい。

【 0 0 3 5 】

また、不具合検出回路 13 に W D T を使用する場合には、例えば制御用 C P U 回路 8 の暴走状態を検出するために、制御用 C P U 回路 8 には所定の周期（例えば 1 k H z ）で繰り返しハイレベル信号とローレベル信号とが切り替わる暴走監視用信号を生成させる一方、不具合検出回路 13 には所定の周期で暴走監視用信号を読み出してハイレベル信号とローレベル信号とが切り替わっているかをチェックすればよい。そして、例えば、ハイレベル信号の次にまたハイレベル信号であった場合には、制御用 C P U 回路 8 が暴走状態と判断して信号処理回路 6 に割り込み処理を行なえばよい。

【 0 0 3 6 】

また、不具合検出回路 13 に電源監視回路を使用する場合には、例えば制御用 C P U 電源供給回路 12 の電源断状態を検出するために、制御用 C P U 電源供給回路 12 から制御用 C P U 回路 8 に対して正常に電源供給されている状態では、制御用 C P U 電源供給回路 12 が、常にハイレベル信号（電源監視用信号）を生成し、電源断状態ではローレベル信号を生成するようとする一方、不具合検出回路 13 には所定の周期で電源監視用信号を読み出すことによって制御用 C P U 電源供給回路 12 の電源断状態を検出することが可能となる。ローレベル信号を検出した場合には、制御用 C P U 電源供給回路 12 に不具合が生じた（すなわち、制御用 C P U 電源供給回路 12 に不具合が生じた）と判断し、信号処理回路 6 に割り込み処理を行なえばよい。

【 0 0 3 7 】

例えば、本実施例に係る電子内視鏡装置 2 を用いている時に、電子内視鏡装置 2 を使用している部屋の温度調整装置に何らかの異常が発生し、温度調整機能が機能しない状態となった場合や、何らかの不具合により制御用 C P U 電源供給回路 12 から電源が供給されない場合には、制御用 C P U 回路 8 が正常に機能できなくなるので、装置全体を制御する

10

20

30

40

50

ことが不可能となる。

【0038】

この時、不具合検出回路13は、制御用CPU回路8またはその近傍の温度異常や制御用CPU電源供給回路12の異常（電源断）を検出し、信号処理回路6に対して割り込み信号を出力して制御用CPU回路8が異常状態であることを通知する。また、必要がある場合には、制御用CPU回路8を停止する。

【0039】

信号処理回路6は、不具合検出回路13からの通知に応じて、信号処理回路用メモリ9の所定のアドレスから信号処理回路6及び制御用CPU回路8を構成するための回路データを読み込んで回路を構成し、さらに、信号処理回路用メモリ9の所定のアドレスからプログラムを読み出し、そのプログラムに従って、映像メモリ5に記憶されている画像データに対する所定のデジタル処理と電子内視鏡装置2を構成する各要素や周辺機器9、信号処理回路6等の制御とを行なう。10

【0040】

ここで、信号処理回路6には、制御用CPU回路8に不具合が発生する場合を考慮して、周辺機器16に接続可能な図示しない配線が備えられている。したがって、制御用CPU回路8に不具合が発生した場合には、信号処理回路6は、この図示しない配線を介して周辺機器16を制御することとなる。

【0041】

以上に説明した処理によって、制御用CPU回路8に不具合が発生した場合であっても、その制御機能を確保（回復）することが可能となり、瞬時に電子内視鏡1の撮像素子によって得る画像をTVモニタ14に出力させることができる。20

また、制御用CPU回路8をプログラマブル素子で構成することにより、CPUを特定のデバイスとして固定する必要がなくなり、さらに、不具合に応じて機器内のプログラマブル素子のどれでもCPUとなりうる手段で構成されるので、緊急時でも電子内視鏡装置2の制御を復帰させることができるとなる。

【0042】

以上の説明において、不具合検出回路13は、制御用CPU回路8の不具合を監視しているが、信号処理回路6の不具合を監視してもよく、信号処理回路6と制御用CPU回路8とを同時に監視してもよい。30

この場合、信号処理回路用メモリ9及びCPU回路用メモリ11には、信号処理回路6を構成するための回路データと、制御用CPU回路8を構成するための回路データと、映像メモリ5に記憶されている画像データに対して所定のデジタル処理を行なうためのプログラムと、電子内視鏡装置2を構成する各要素や周辺機器9、信号処理回路6等を制御するためのプログラムを格納する。

【0043】

そして、不具合検出回路13によって制御用CPU回路8に不具合を検出した場合には、信号処理回路6は、上述と同様に、不具合検出回路13からの通知に応じて、信号処理回路用メモリ9の所定のアドレスから信号処理回路6及び制御用CPU回路8を構成するための回路データを読み込んで回路を構成し、さらに、信号処理回路用メモリ9の所定のアドレスからプログラムを読み出し、そのプログラムに従って、映像メモリ5に記憶されている画像データに対する所定のデジタル処理と電子内視鏡装置2を構成する各要素や周辺機器9、信号処理回路6等の制御とを行なう。40

【0044】

また、不具合検出回路13によって信号処理回路6に不具合を検出した場合には、制御用CPU回路8は、不具合検出回路13からの通知に応じて、CPU回路用メモリ11の所定のアドレスから信号処理回路6及び制御用CPU回路8を構成するための回路データを読み込んで回路を構成し、さらに、CPU回路用メモリ11の所定のアドレスからプログラムを読み出し、そのプログラムに従って、映像メモリ5に記憶されている画像データに対する所定のデジタル処理と電子内視鏡装置2を構成する各要素や周辺機器9、信号処理50

回路 6 等の制御とを行なう。

【 0 0 4 5 】

更に、本実施形態では、不具合検出回路 13 の不具合検知に基づいて自動的に信号処理回路 6 及び制御用 CPU 8 を構成しているが、不具合検出回路 13 によって検出した不具合を操作者に対して通知して認識させ、操作者が電子内視鏡装置 2 の図示しないフロントパネルのスイッチを操作することによって、手動で信号処理回路 6 及び制御用 CPU 8 を構成してもよい。

【 0 0 4 6 】

例えば、不具合検出回路 13 が、制御用 CPU 回路 8 の不具合を検出すると、信号処理回路 6 に対して割り込み信号等で制御用 CPU 回路 8 に不具合が発生したことを通知し、信号処理回路 6 はこの割り込み信号に応じて、制御用 CPU 回路 8 に不具合が発生した旨のメッセージを生成して、映像メモリ 5 に格納されている画像データと合成して TV モニタ 14 に表示し、操作者に認識させる。そして、操作者が、図示しないフロントパネルに備わるスイッチを押下することによって、フロントパネルのスイッチから信号処理回路 6 に割り込み信号が入り、信号処理回路 6 は、この割り込み信号に応じて、信号処理回路用メモリ 9 の所定のアドレスから信号処理回路 6 及び制御用 CPU 回路 8 を構成するための回路データを読み込んで回路を構成し、さらに、信号処理回路用メモリ 9 の所定のアドレスからプログラムを読み出し、そのプログラムに従って、映像メモリ 5 に記憶されている画像データに対する所定のデジタル処理と電子内視鏡装置 2 を構成する各要素や周辺機器 9 、信号処理回路 6 等の制御とを行なうようにしてもよい。

10

20

【 0 0 4 7 】

図 2 は、本発明の第二の実施例に係る構成例を示している。

同図に示す本実施例に係る構成は、図 1 に示した第一の実施例に係る電子内視鏡装置 2 内に、信号経路の切替え回路を備えた信号処理回路 17 を追加した構成である。

すなわち、同図に示す本実施例に係る構成は、主として、図示しない撮像素子（例えば、CCD）を備える電子内視鏡 1 と、電子内視鏡装置 2 とから構成され、電子内視鏡装置 2 は、電子内視鏡 1 が備える撮像素子によって撮像した画像の信号を增幅するためのプリアンプ 3 と、プリアンプ 3 から出力されたアナログ信号をデジタル信号に変換する A / D コンバータ 4 と、A / D コンバータ 4 から出力された画像データ（画像信号）を一時的に記憶するための映像メモリ 5 と、映像メモリ 5 に記憶されている画像データに対して所定のデジタル処理を行なうための信号処理回路 6 と、映像メモリ 5 に記憶されている画像データを読み出して D / A 変換するための D / A コンバータ 7 と、電子内視鏡装置 2 を構成する各要素や周辺機器 9 、信号処理回路 6 等を制御するための制御用 CPU 回路 8 と、を少なくとも備えている。

30

【 0 0 4 8 】

また、本実施例に係る電子内視鏡装置 2 には、信号処理回路 6 の回路データやプログラム等を格納するための信号処理回路用メモリ 9 と、信号処理回路 6 と信号処理回路用メモリ 9 とに電力を供給するための信号処理用電源供給回路 10 と、制御用 CPU 回路 8 の回路データやプログラム等を格納するための CPU 回路用メモリ 11 と、制御用 CPU 回路 8 と CPU 回路用メモリ 11 とに電力を供給するための制御用 CPU 電源供給回路 12 と、制御用 CPU 回路 8 の不具合を検出する不具合検出回路 13 と、信号処理回路 6 及び制御用 CPU 回路 8 の入出力信号の経路を切替えるための信号処理回路 17 とを備えている。

40

【 0 0 4 9 】

信号処理回路 17 は、信号処理回路 6 や制御用 CPU 回路 8 と同様にプログラマブル素子によって構成される回路であり、信号処理回路 17 を構成するための回路データが、信号処理回路用メモリ 9 に記憶されている。

電子内視鏡装置 2 の電源が投入されると、信号処理回路 17 は、信号処理回路用メモリ 9 の所定のアドレスから信号処理回路 17 を構成するための回路データを読み込むことによって回路が構成され、信号処理回路 6 と周辺機器 16 とのデータ信号の通信経路、また

50

は制御用 C P U 回路 8 と周辺機器 1 6 とのデータ通信の通信経路を選択的に確保する。通常時には、周辺機器 1 6 と制御用 C P U 回路 8 とのデータ通信経路を確保し、制御用 C P U 回路 8 に不具合が発生した時には、信号処理回路 6 と周辺機器 1 6 とのデータ通信経路を確保する。

【 0 0 5 0 】

したがって、信号処理回路 6 と周辺機器 1 6 とのデータ通信、または制御用 C P U 回路 8 と周辺機器 1 6 とのデータ通信は、信号処理回路 1 7 を介して行なわれる。

例えば、本実施例に係る電子内視鏡装置 2 を用いている時に、電子内視鏡装置 2 を使用している部屋の温度調整装置に何らかの異常が発生し、温度調整機能が機能しない状態となつた場合や、何らかの不具合により制御用 C P U 電源供給回路 1 2 から電源が供給されない場合には、第一の実施例と同様に、制御用 C P U 回路 8 が正常に機能できなくなるので、装置全体を制御することが不可能となる。

【 0 0 5 1 】

この時、不具合検出回路 1 3 は、制御用 C P U 回路 8 またはその近傍の温度異常や制御用 C P U 電源供給回路 1 2 の異常（電源断）を検出し、信号処理回路 6 に対して割り込み信号を出力して制御用 C P U 回路 8 が異常状態であることを通知する。また、必要がある場合には、制御用 C P U 回路 8 を停止する。

【 0 0 5 2 】

信号処理回路 6 は、不具合検出回路 1 3 からの通知に応じて、信号処理回路用メモリ 9 の所定のアドレスから信号処理回路 6 及び制御用 C P U 回路 8 を構成するための回路データを読み込んで回路を構成し、さらに、信号処理回路用メモリ 9 の所定のアドレスからプログラムを読み出し、そのプログラムに従って、映像メモリ 5 に記憶されている画像データに対する所定のデジタル処理と電子内視鏡装置 2 を構成する各要素や周辺機器 9 、信号処理回路 6 等の制御とを行なう。

【 0 0 5 3 】

また、信号処理回路 1 7 は、不具合検出回路 1 3 からの通知に応じて、信号処理回路 6 の所定のアドレスから、信号処理回路 6 と周辺機器 1 6 とのデータ通信経路を確保するための回路データを読み込んで回路を構成する。

以上に説明した処理によって、制御用 C P U 回路 8 に不具合が発生した場合であっても、その制御機能を確保（回復）することが可能となり、瞬時に電子内視鏡 1 の撮像素子によって得る画像を T V モニタ 1 4 に出力させることができると同時に、周辺機器 1 6 とのデータ通信も柔軟かつ容易に復旧が可能となる。

【 0 0 5 4 】

以上の説明において、信号処理回路用メモリ 9 及び C P U 回路用メモリ 1 1 は独立したメモリとして説明したが、これに限定されない。例えば、信号処理回路用メモリ 9 と C P U 回路用メモリ 1 1 とは 1 つのメモリであっても良い。

また、第一の実施例及び第二の実施例に示した制御用 C P U 回路 8 を構成するための回路データは、同一の回路データでなくてもよい。例えば、制御用 C P U 回路 8 にかかる負荷に応じて、回路データや制御用 C P U 回路 8 を動作させるための O S 等のプログラムを選択的に使用してもよい。

【 0 0 5 5 】

また、第二の実施例において、信号処理回路 6 と信号処理回路 1 7 とは独立した 2 つのプログラムブル素子としているが、信号処理回路 6 と信号処理回路 7 を 1 つのプログラムブル素子で構成してもよい。例えば、信号処理回路 6 に信号処理回路 6 及び制御用 C P U 回路 8 の入出力信号の経路を構成してもよい。

【 0 0 5 6 】

図 3 は、負荷に応じて回路データや O S 等のプログラムを切替えるための構成の概念図を示している。

同図（ a ）は、電源投入前の制御用 C P U 回路 8 と C P U 回路用メモリ 1 1 のメモリ空間の概略を示している。同図（ a ）に示す C P U 回路用メモリ 1 1 には、制御用 C P U 回

路 8 を構成するための 2 つの異なる回路データ (C P U コア 1 と C P U コア 2) が所定のアドレスに格納され、さらに、各回路データで動作する 2 つの異なるプログラム (O S 1 と O S 2) が所定のアドレスに格納されている。

【 0 0 5 7 】

ここで、C P U コア 1 は、多機能かつ高性能な処理が可能な回路を構成するための回路データであり、C P U コア 2 は、単機能かつ簡単な処理を実現する回路を構成するための回路データである。また、O S 1 は、C P U コア 1 に対応する O S であり、O S 2 は、C P U コア 2 に対応する O S である。

【 0 0 5 8 】

例えば、電子内視鏡装置 2 に備わる図示しないスイッチの切替え手段を切替えると、スイッチによる割り込み信号が制御用 C P U 回路 8 に入力され、制御用 C P U 回路 8 は、スイッチの信号に応じて (例えは、ハイレベル信号の場合には C P U コア 1 を選択し、ローレベル信号の場合には C P U コア 2 を選択する) 、C P U 回路用メモリ 1 1 から回路データと O S 等のプログラムを読み込む処理を行なう。

【 0 0 5 9 】

制御用 C P U 回路 8 は、多機能かつ高性能な処理が必要な場合には、同図 (b) に示すように、C P U 回路用メモリ 1 1 から C P U コア 1 の回路データ及び O S 2 を読み出し、単機能かつ簡単な処理の場合には、同図 (c) に示すように、C P U 回路用メモリ 1 1 から C P U コア 2 の回路データ及び O S 2 を読み出す。

【 0 0 6 0 】

ここで、同図 (a) から (c) には、回路データ (C P U コア 1 、 C P U コア 2) 及び O S (O S 1 、 O S 2) を C P U 回路用メモリ 1 1 に記憶しているが、これに限定されない。

例えは、外部コネクタ 1 5 とネットワークを介して接続された他の情報処理装置から回路データ及び O S を読み込んでも良く、周辺機器 1 6 に接続された例えは外部記録装置等の周辺機器から読み込んでも良い。

【 0 0 6 1 】

また、図 3 (a) から (c) に示した構成は、通常時と制御用 C P U 回路 8 の異常時とで回路データ及び O S 等のプログラムを使い分け、異常時には必要最小限の制御機能を持たせる場合や、製造コストの制約に応じて、安価に電子内視鏡装置 2 を構成するために、制御用 C P U 回路 8 の機能の一部を制限し、容量の少ないプログラマブル素子を使用する場合に適用してもよい。

【 0 0 6 2 】

また、図 3 (a) から (c) で示した構成例では、2 つの回路データ及び O S を使用した例を示したが、2 以上の異なる回路データ及び O S を選択的に使用してもよい。

【 図面の簡単な説明 】

【 0 0 6 3 】

【 図 1 】本発明の第一の実施例に係る構成例を示す図である。

【 図 2 】本発明の第二の実施例に係る構成例を示す図である。

【 図 3 】負荷に応じて回路データや O S 等のプログラム切替えるための構成の概念図を示す図である。

【 符号の説明 】

【 0 0 6 4 】

- | | | |
|---|-----|-------------|
| 1 | ・・・ | 電子内視鏡 |
| 2 | ・・・ | 電子内視鏡装置 |
| 3 | ・・・ | プリアンプ |
| 4 | ・・・ | A / D コンバータ |
| 5 | ・・・ | 映像メモリ |
| 6 | ・・・ | 信号処理回路 |
| 7 | ・・・ | D / A コンバータ |

10

20

30

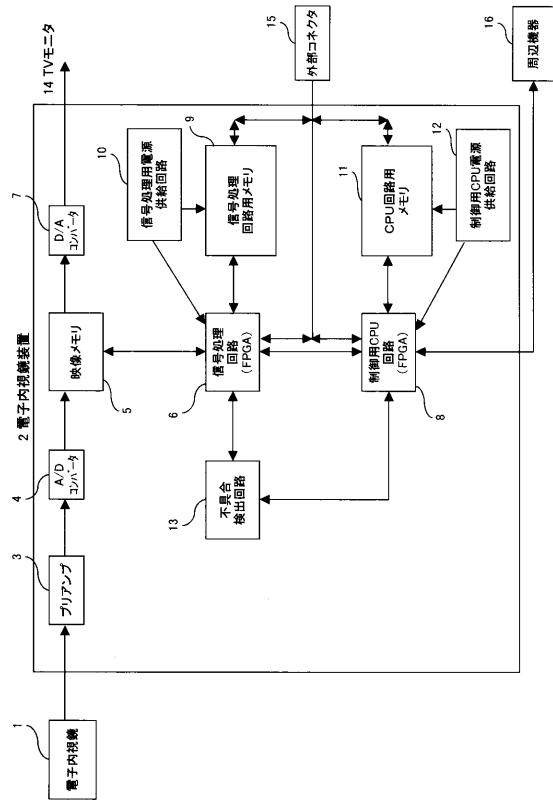
40

50

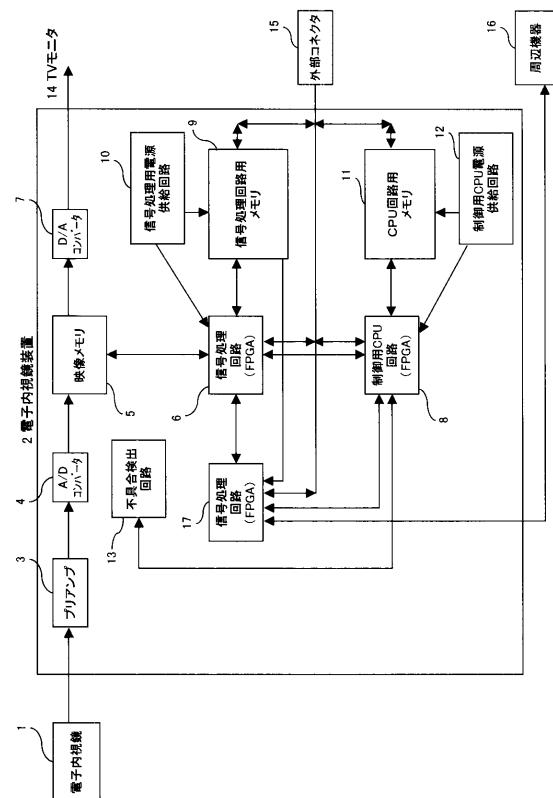
- 8 . . . 制御用 C P U 回路
 9 . . . 信号処理回路用メモリ
 10 . . . 信号処理用電源供給回路
 11 . . . C P U 回路用メモリ
 12 . . . 制御用 C P U 電源供給回路
 13 . . . 不具合検出回路
 14 . . . T V モニタ
 15 . . . 外部コネクタ
 16 . . . 周辺機器
 17 . . . 信号処理回路

10

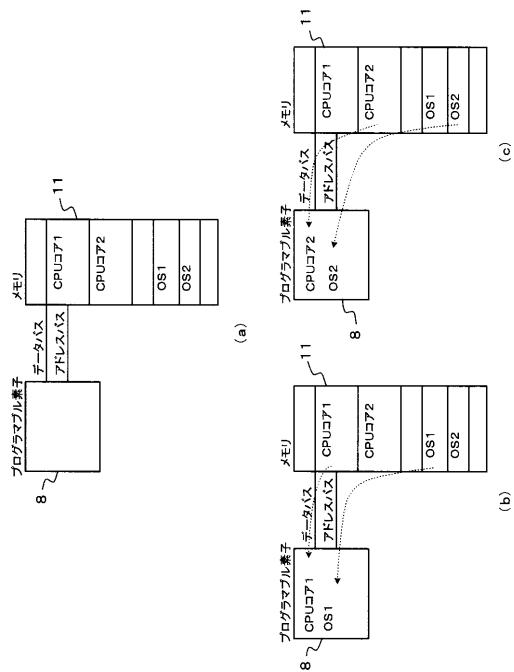
【図 1】



【図 2】



【図3】



专利名称(译)	电子内视镜装置		
公开(公告)号	JP2005342147A	公开(公告)日	2005-12-15
申请号	JP2004164236	申请日	2004-06-02
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯公司		
[标]发明人	柳沢聰志		
发明人	柳沢 聰志		
IPC分类号	G02B23/24 A61B1/04 G06T1/00		
FI分类号	A61B1/04.370 G02B23/24.B G06T1/00.430.B G06T1/00.430.C A61B1/00.630 A61B1/04 A61B1/045.610 A61B1/045.640		
F-TERM分类号	2H040/AA01 2H040/FA13 2H040/GA00 2H040/GA02 4C061/CC06 4C061/JJ11 4C061/LL01 4C061/TT03 4C061/YY12 4C061/YY18 5B047/AA17 5B047/AB02 5B047/AB04 5B047/BA03 5B047/BB04 5B047/CA02 5B047/CB02 5B047/CB03 5B047/CB15 5B047/CB25 5B047/DC13 5B047/EB11 4C161/CC06 4C161/JJ11 4C161/LL01 4C161/TT03 4C161/YY12 4C161/YY18		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种即使在用于控制电子内窥镜装置的电路存在缺陷时也能够保持其控制功能的电子内窥镜装置。根据本发明的电子内窥镜设备包括用于对图像数据执行预定的数字处理的信号处理电路(6)，用于控制电子内窥镜设备(2)的控制，信号处理电路(6)等。作为独立电源电路的CPU电路8，信号处理电路存储器9和用于存储电路数据和程序的CPU电路存储器11，信号处理电源电路10和控制CPU电源电路12。缺陷检测电路13用于检测控制CPU电路8中的缺陷。[选型图]图1

